

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-51480

(43)公開日 平成10年(1998) 2月20日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/46			H 0 4 L 11/00	3 1 0 C
12/28		9744-5K	11/20	B
12/66			13/00	3 0 5 Z
29/06				

審査請求 有 請求項の数 8 O L (全 12 頁)

(21)出願番号 特願平8-201808

(22)出願日 平成 8 年(1996) 7 月31日

(71)出願人 394025577

株式会社超高速ネットワーク・コンピュータ技術研究所
東京都港区虎ノ門五丁目2番6号

(72)発明者 黒川 康司

東京都港区虎ノ門5丁目2番6号 株式会社超高速ネットワーク・コンピュータ技術研究所内

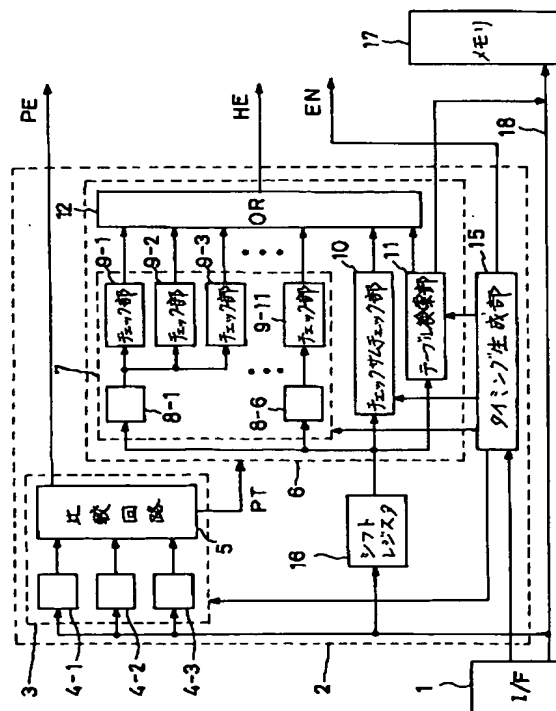
(74)代理人 弁理士 山川 政樹

(54)【発明の名称】 ゲートウェイ装置のプロトコル処理方式

(57)【要約】

【課題】 プロトコル処理の高速化を実現する。

【解決手段】 プロトコル識別部3は、受信フレームが処理対象のプロトコルのフレームであるときプロトコルアクト信号PTを出力する。プロトコル処理部6内のヘッダチェック部7及びチェックサム計算チェック部10は、プロトコルアクト信号PTが入力されたときに、受信フレームの正当性をチェックする。同時に、ルーティングテーブル検索部11は受信フレームの転送先を決定する。こうして、ゲートウェイ装置のプロトコル処理を並列化することができ、かつハードウェアで処理することができるので、プロトコル処理の処理時間を大幅に短縮することができる。



【特許請求の範囲】

【請求項1】 ネットワークから受信したフレームが処理対象のプロトコルのフレームかどうかを識別し、処理対象のプロトコルのフレームであるときはプロトコルアクト信号を出力するプロトコル識別部と、プロトコルアクト信号が入力されたときに、前記受信フレームの正当性をチェックすると共に受信フレームの転送先を決定するプロトコル処理部とを有することを特徴とするゲートウェイ装置のプロトコル処理方式。

【請求項2】 ネットワークから受信したフレームが処理対象のプロトコルのフレームかどうかを識別し、処理対象のプロトコルのフレームであるときはプロトコルアクト信号を出力するプロトコル識別部と、前記受信フレームの正当性をチェックすると共に受信フレームの転送先を決定し、前記正当性のチェック結果をプロトコルアクト信号が入力されたときに出力するプロトコル処理部とを有することを特徴とするゲートウェイ装置のプロトコル処理方式。

【請求項3】 請求項1又は2記載のゲートウェイ装置のプロトコル処理方式において、前記プロトコル識別部は、受信フレームのヘッダを保持するためのヘッダ保持レジスタと、プロトコルを識別するための所定値と前記レジスタで保持されたヘッダを比較して、一致したときにプロトコルアクト信号を出力する比較回路とからなるものであることを特徴とするゲートウェイ装置のプロトコル処理方式。

【請求項4】 請求項1又は2記載のゲートウェイ装置のプロトコル処理方式において、前記プロトコル識別部は、受信フレームとプロトコルを識別するための所定値を常時比較する比較回路と、この比較回路による比較一致結果を保持して、プロトコルアクト信号として出力するフリップフロップ回路とからなるものであることを特徴とするゲートウェイ装置のプロトコル処理方式。

【請求項5】 請求項1記載のゲートウェイ装置のプロトコル処理方式において、前記プロトコル処理部は、受信フレームのヘッダを保持するためのヘッダ保持レジスタ、及びプロトコルアクト信号が入力されたときに、ヘッダの正当性をチェックするための正当値と前記レジスタで保持されたヘッダを比較して、比較結果信号を出力するチェック部からなるヘッダチェック部と、受信フレームのヘッダのチェックサムを計算し、プロトコルアクト信号が入力されたときに、受信フレーム中のチェックサム値と前記計算値を比較して、比較結果信号を出力するチェックサム計算チェック部と、プロトコルアクト信号が入力されたときに、受信フレームの送信先アドレスに対応する転送先情報を求めると共に、前記送信先アドレスが登録されていない場合はテーブルエラー信号を出力するルーティングテーブル検索部

とからなるものであることを特徴とするゲートウェイ装置のプロトコル処理方式。

【請求項6】 請求項1記載のゲートウェイ装置のプロトコル処理方式において、前記プロトコル処理部は、プロトコルアクト信号が入力されると、受信フレームのヘッダの正当性をチェックするための正当値と受信フレームをヘッダのタイミングで比較して、比較結果信号を出力するヘッダチェック部と、

10 受信フレームのヘッダのチェックサムを計算し、プロトコルアクト信号が入力されたときに、受信フレーム中のチェックサム値と前記計算値を比較して、比較結果信号を出力するチェックサム計算チェック部と、プロトコルアクト信号が入力されたときに、受信フレームの送信先アドレスに対応する転送先情報を求めると共に、前記送信先アドレスが登録されていない場合はテーブルエラー信号を出力するルーティングテーブル検索部と、ヘッダチェック部及びチェックサム計算チェック部からの比較結果信号、並びにルーティングテーブル検索部からのテーブルエラー信号を保持するフリップフロップ回路とからなるものであることを特徴とするゲートウェイ装置のプロトコル処理方式。

【請求項7】 請求項2記載のゲートウェイ装置のプロトコル処理方式において、前記プロトコル処理部は、受信フレームのヘッダを保持するためのヘッダ保持レジスタ、及びヘッダの正当性をチェックするための正当値と前記レジスタで保持されたヘッダを比較して、比較結果信号を出力するチェック部からなるヘッダチェック部と、30 受信フレームのヘッダのチェックサムを計算し、受信フレーム中のチェックサム値と前記計算値を比較して、比較結果信号を出力するチェックサム計算チェック部と、受信フレームの送信先アドレスに対応する転送先情報を求めると共に、前記送信先アドレスが登録されていない場合はテーブルエラー信号を出力するルーティングテーブル検索部と、ヘッダチェック部及びチェックサム計算チェック部からの比較結果信号、並びにルーティングテーブル検索部からのテーブルエラー信号をプロトコルアクト信号が入力されたときに出力するゲート回路とからなるものであることを特徴とするゲートウェイ装置のプロトコル処理方式。

【請求項8】 請求項2記載のゲートウェイ装置のプロトコル処理方式において、前記プロトコル処理部は、受信フレームのヘッダの正当性をチェックするための正当値と受信フレームをヘッダのタイミングで比較して、比較結果信号を出力するヘッダチェック部と、50 受信フレームのヘッダのチェックサムを計算し、受信フ

レーム中のチェックサム値と前記計算値を比較して、比較結果信号を出力するチェックサム計算チェック部と、受信フレームの送信先アドレスに対応する転送先情報を求めると共に、前記送信先アドレスが登録されていない場合はテーブルエラー信号を出力するルーティングテーブル検索部と、ヘッダチェック部及びチェックサム計算チェック部からの比較結果信号、並びにルーティングテーブル検索部からのテーブルエラー信号を保持するフリップフロップ回路と、このフリップフロップ回路からの比較結果信号及びテーブルエラー信号をプロトコルアクト信号が入力されたときに出力するゲート回路とからなるものであることを特徴とするゲートウェイ装置のプロトコル処理方式。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ネットワーク間を接続するゲートウェイ装置に関し、特に受信フレームのプロトコル処理を行うゲートウェイ装置のプロトコル処理方式に関するものである。

【0002】

【従来の技術】近年の情報通信の高速化に伴い、ゲートウェイ装置における処理速度の向上が要求されている。ゲートウェイ装置におけるプロトコル処理は、受信したフレームについて幾種かの正当性をチェックする処理と、フレームの転送先を求めるルーティング処理とからなる。そして、これらの処理は単一のCPUプロセッサによってソフトウェア処理されるのが一般的であり、これによりシリアル処理が発生する。

【0003】

【発明が解決しようとする課題】以上のように従来のゲートウェイ装置では、単一のCPUプロセッサによるソフトウェア処理によって複数の処理からなるプロトコル処理を行っていたため、処理時間がかかり、ゲートウェイ装置全体としての処理速度を低下させてしまうという問題点があった。本発明は、上記課題を解決するためになされたもので、プロトコル処理の高速化を実現することができるプロトコル処理方式を提供することを目的とする。

【0004】

【課題を解決するための手段】本発明は、請求項1に記載のように、ネットワークから受信したフレームが処理対象のプロトコルのフレームかどうかを識別し、処理対象のプロトコルのフレームであるときはプロトコルアクト信号を出力するプロトコル識別部と、プロトコルアクト信号が入力されたときに、受信フレームの正当性をチェックすると共に受信フレームの転送先を決定するプロトコル処理部とを有するものである（実施の形態の1、3）。また、請求項2に記載のように、ネットワークから受信したフレームが処理対象のプロトコルのフレーム

かどうかを識別し、処理対象のプロトコルのフレームであるときはプロトコルアクト信号を出力するプロトコル識別部と、受信フレームの正当性をチェックすると共に受信フレームの転送先を決定し、正当性のチェック結果をプロトコルアクト信号が入力されたときに出力するプロトコル処理部とを有するものである（実施の形態の2、4）。

【0005】また、請求項3に記載のように、プロトコル識別部は、受信フレームのヘッダを保持するためのヘッダ保持レジスタと、プロトコルを識別するための所定値とレジスタで保持されたヘッダを比較して、一致したときにプロトコルアクト信号を出力する比較回路とからなるものである（実施の形態の1、2、3）。また、請求項4に記載のように、プロトコル識別部は、受信フレームとプロトコルを識別するための所定値を常時比較する比較回路と、この比較回路による比較一致結果を保持して、プロトコルアクト信号として出力するフリップフロップ回路とからなるものである（実施の形態の4）。

【0006】また、請求項5に記載のように、プロトコル処理部は、受信フレームのヘッダを保持するためのヘッダ保持レジスタ、及びプロトコルアクト信号が入力されたときに、ヘッダの正当性をチェックするための正当値とレジスタで保持されたヘッダを比較して、比較結果信号を出力するチェック部からなるヘッダチェック部と、受信フレームのヘッダのチェックサムを計算し、プロトコルアクト信号が入力されたときに、受信フレーム中のチェックサム値と計算値を比較して、比較結果信号を出力するチェックサム計算チェック部と、プロトコルアクト信号が入力されたときに、受信フレームの送信先アドレスに対応する転送先情報を求めると共に、送信先アドレスが登録されていない場合はテーブルエラー信号を出力するルーティングテーブル検索部とからなるものである（実施の形態の1）。また、請求項6に記載のように、プロトコル処理部は、プロトコルアクト信号が入力されると、受信フレームのヘッダの正当性をチェックするための正当値と受信フレームをヘッダのタイミングで比較して、比較結果信号を出力するヘッダチェック部と、受信フレームのヘッダのチェックサムを計算し、プロトコルアクト信号が入力されたときに、受信フレーム中のチェックサム値と計算値を比較して、比較結果信号を出力するチェックサム計算チェック部と、プロトコルアクト信号が入力されたときに、受信フレームの送信先アドレスに対応する転送先情報を求めると共に、送信先アドレスが登録されていない場合はテーブルエラー信号を出力するルーティングテーブル検索部と、ヘッダチェック部及びチェックサム計算チェック部からの比較結果信号、並びにルーティングテーブル検索部からのテーブルエラー信号を保持するフリップフロップ回路とからなるものである（実施の形態の3）。

【0007】また、請求項7に記載のように、プロトコ

ル処理部は、受信フレームのヘッダを保持するためのヘッダ保持レジスタ、及びヘッダの正当性をチェックするための正当値とレジスタで保持されたヘッダを比較して、比較結果信号を出力するチェック部からなるヘッダチェック部と、受信フレームのヘッダのチェックサムを計算し、受信フレーム中のチェックサム値と計算値を比較して、比較結果信号を出力するチェックサム計算チェック部と、受信フレームの送信先アドレスに対応する転送先情報を求めると共に、送信先アドレスが登録されていない場合はテーブルエラー信号を出力するルーティングテーブル検索部と、ヘッダチェック部及びチェックサム計算チェック部からの比較結果信号、並びにルーティングテーブル検索部からのテーブルエラー信号をプロトコルアクト信号が入力されたときに出力するゲート回路とからなるものである（実施の形態の2）。また、請求項8に記載のように、プロトコル処理部は、受信フレームのヘッダの正当性をチェックするための正当値と受信フレームをヘッダのタイミングで比較して、比較結果信号を出力するヘッダチェック部と、受信フレームのヘッダのチェックサムを計算し、受信フレーム中のチェックサム値と計算値を比較して、比較結果信号を出力するチェックサム計算チェック部と、受信フレームの送信先アドレスに対応する転送先情報を求めると共に、送信先アドレスが登録されていない場合はテーブルエラー信号を出力するルーティングテーブル検索部と、ヘッダチェック部及びチェックサム計算チェック部からの比較結果信号、並びにルーティングテーブル検索部からのテーブルエラー信号を保持するフリップフロップ回路と、このフリップフロップ回路からの比較結果信号及びテーブルエラー信号をプロトコルアクト信号が入力されたときに出力するゲート回路とからなるものである（実施の形態の4）。

【0008】

【発明の実施の形態】図1は本発明の第1の実施の形態を示すゲートウェイ装置におけるプロトコル処理装置のブロック図、図2はこのプロトコル処理装置の動作を説明するためのタイミングチャート図である。ネットワークインタフェース部1は、図示しないネットワークよりフレームを受信する。ゲートウェイ装置が接続されるネットワークでは、複数の異なるプロトコルのフレームが転送されるため、ゲートウェイ装置が処理対象とするプロトコルのフレームかどうかを識別する必要がある。このような識別を行うのが、プロトコル処理装置2内のプロトコル識別部3である。

【0009】本実施の形態では、ゲートウェイ装置の処理対象のフレームとして、IP（Internet Protocol）プロトコルのフレームを例にとって説明する。図3はイーサネット（Ethernet）形式のIPフレームフォーマットのうち、ヘッダ情報の部分を示す図であり、横方向のサイズは32ビットである。また、H0～H8はヘッダ

番号である。

【0010】図3において、101は物理層送信先アドレス（Destination Address）が格納されるフィールド、102は物理層送信元アドレス（Source Address）が格納されるフィールド、103はプロトコル識別子が格納されるフィールド、104はIPバージョン（Version）が格納されるフィールド、105はヘッダ長（Header Length）が格納されるフィールド、106はサービスタイプ（Type of Service）が格納されるフィールド、107はヘッダとIPフレームデータを加えた全長（Total Length）が格納されるフィールド、108は識別番号（Identification）が格納されるフィールドである。

【0011】また、109はフラグメント（Fragment Offset）が格納されるフィールド、110はTTL（Time to Live）が格納されるフィールド、111はプロトコル番号（Protocol）が格納されるフィールド、112はヘッダ・チェックサム（Header Checksum）が格納されるフィールド、113はIP送信元アドレス（Source Address）が格納されるフィールド、114はIP送信先アドレス（Destination Address）が格納されるフィールドである。

【0012】本実施の形態では、ネットワークインタフェース部1から32ビット幅のデータバス18によって図2（c）のように受信フレームがメモリ17へ順次転送される。インタフェース部1は、データバス18上をデータが転送されていることを示す図2（b）のような転送インジケータを出力する。そして、この転送インジケータが「1」になると、タイミング生成部15は、フレームのデータ数のカウントを開始し、データバス18上を流れているフレームから必要なヘッダを取り込むためのアクト信号を生成する。

【0013】まず、タイミング生成部15は、図2

（e）のようなアクト信号T0を生成する。アクト信号T0が入力されると、プロトコル識別部3内のヘッダ保持レジスタ4-1は、図2（a）に示すクロックの立ち上がりでインタフェース部1からの転送データを保持する。これにより、図2（f）に示すようにヘッダH0が保持される。

【0014】次いで、タイミング生成部15は、図2

（g）のようなアクト信号T1を生成する。アクト信号T1が入力されると、ヘッダ保持レジスタ4-2は、クロックの立ち上がりでインタフェース部1からの転送データを保持する。これにより、図2（h）に示すようにヘッダH1が保持される。同様に、タイミング生成部15は、図2（i）のようなアクト信号T3を生成する。アクト信号T3が入力されると、ヘッダ保持レジスタ4-3は、クロックの立ち上がりでインタフェース部1からの転送データを保持する。これにより、図2（j）に示すようにヘッダH3が保持される。

【0015】比較回路5は、ヘッダ保持レジスタ4-1、4-2で保持されたヘッダH0及びヘッダのH1の上位16ビット（つまり、物理層送信先アドレス）を予め決められた値と比較すると共に、ヘッダ保持レジスタ4-3で保持されたヘッダH3の上位16ビット（プロトコル識別子）を予め決められた値と比較する。そして、これらの比較結果が不一致であれば、プロトコルエラー信号PEを出力する。

【0016】プロトコルエラー信号PEが出力されることは、ゲートウェイ装置が処理対象としていないプロトコルのフレームを受信したことを示している。そこで、図示しない転送制御手段は、プロトコルエラー信号PEを受信すると、メモリ17に書き込まれた受信フレームをデータの上書き等によって廃棄して、装置内への転送を中止する処理を行う。

【0017】また、比較回路5は、上記の比較結果が何れも一致すれば、図2（q）に示すようにプロトコルアクト信号PTを「1」にする。プロトコルアクト信号PTが出力されることは、ゲートウェイ装置が処理対象とするプロトコルのフレームを受信したことを示している。このプロトコルアクト信号PTが出力されると、IPプロトコル処理部6が起動し、IPプロトコル処理を実施する。

【0018】ところで、このIPプロトコル処理部6は後述のようにヘッダH3以降をチェックする。しかし、プロトコルアクト信号PTは、図2（c）のヘッダH3に対して2クロック分遅れている。そこで、シフトレジスタ16は、ネットワークインタフェース部1からの転送データを図2（d）に示すように2クロック分シフトさせ、これをIPプロトコル処理部6への入力データとする。これにより、ヘッダH3とプロトコルアクト信号PTの位相が一致する。

【0019】タイミング生成部15は、図2（k）のようなアクト信号CT3を生成する。アクト信号CT3が入力されると、ヘッダチェック部7内のヘッダ保持レジスタ8-1は、クロックの立ち上がりでシフトレジスタ16からの転送データを保持する。これにより、図2（l）に示すようにヘッダH3が保持される。チェック部9-1は、プロトコルアクト信号PTが「1」のとき、ヘッダ保持レジスタ8-1に保持されたヘッダH3のうちのIPバージョンの部分とその正当な値と比較する。そして、チェック部9-1は、比較結果信号として、これらが一致する場合は「0」を出力し、不一致の場合は「1」を出力する。

【0020】チェック部9-2は、プロトコルアクト信号PTが「1」のとき、ヘッダ保持レジスタ8-1に保持されたヘッダH3のうちのヘッダ長の部分とその正当な値と比較する。チェック部9-2は、比較結果信号として、これらが一致する場合は「0」を出力し、不一致の場合は「1」を出力する。チェック部9-3は、プロ

トコルアクト信号PTが「1」のとき、ヘッダ保持レジスタ8-1に保持されたヘッダH3のうちのサービスタイプの部分をその正当な値と比較して、比較結果信号を同様に出力する。

【0021】続いて、タイミング生成部15は、アクト信号CT3と同様に図示しないアクト信号CT4、CT5、図2（m）、図2（n）、図2（o）に示すアクト信号CT6、CT7、CT8をそれぞれヘッダH4～H8のタイミングで生成する。なお、以上のアクト信号CT3～CT8は、前述の理由によりプロトコル識別部3へのアクト信号T0、T1、T3に対して2クロック分シフトしていることは言うまでもない。

【0022】図示しないヘッダ保持レジスタ8-2～8-5及びヘッダ保持レジスタ8-6は、アクト信号CT4～CT8がそれぞれ入力されると、クロックの立ち上がりでシフトレジスタ16からの転送データを保持する。これにより、ヘッダH4～H8がヘッダ保持レジスタ8-2～8-6にそれぞれ保持される。そして、図示しないチェック部9-4は、プロトコルアクト信号PTが「1」のとき、ヘッダ保持レジスタ8-2に保持されたヘッダH4のうちの全長の部分をその正当な値と比較して、比較結果信号を出力する。

【0023】同様に、図示しないチェック部9-5は、プロトコルアクト信号PTが「1」のとき、ヘッダ保持レジスタ8-2に保持されたヘッダH4のうちの識別番号の部分とその正当な値と比較して、比較結果信号を出力する。図示しないチェック部9-6は、プロトコルアクト信号PTが「1」のとき、ヘッダ保持レジスタ8-3に保持されたヘッダH5のうちのフラグメントの部分とその正当な値と比較して、比較結果信号を出力する。

【0024】図示しないチェック部9-7は、プロトコルアクト信号PTが「1」のとき、ヘッダ保持レジスタ8-3に保持されたヘッダH5のうちのTTLの部分とその正当な値と比較して、比較結果信号を出力する。図示しないチェック部9-8は、プロトコルアクト信号PTが「1」のとき、ヘッダ保持レジスタ8-3に保持されたヘッダH5のうちのプロトコル番号の部分とその正当な値と比較して、比較結果信号を出力する。

【0025】図示しないチェック部9-9は、プロトコルアクト信号PTが「1」のとき、ヘッダ保持レジスタ8-4に保持されたヘッダH6のうちのヘッダチェックサムの部分とその正当な値と比較して、比較結果信号を出力する。図示しないチェック部9-10は、プロトコルアクト信号PTが「1」のとき、ヘッダ保持レジスタ8-4に保持されたヘッダH6のうちのIP送信元アドレス及びヘッダ保持レジスタ8-5に保持されたヘッダH7のうちのIP送信元アドレスの部分とその正当な値と比較して、比較結果信号を出力する。

【0026】チェック部9-11は、プロトコルアクト信号PTが「1」のとき、ヘッダ保持レジスタ8-5に

保持されたヘッダH7のうちのIP送信先アドレス及びヘッダ保持レジスタ8-6に保持されたヘッダH8のうちのIP送信先アドレスの部分とその正当な値と比較して、比較結果信号を出力する。こうして、ヘッダチェック部7は、IPバージョンからIP送信先アドレスまでのヘッダの正当性をチェックする。

【0027】次に、チェックサム計算チェック部10は、チェックサム値を除くヘッダH0~H8のチェックサム値を計算し、ヘッダH6中のチェックサム値と比較する。図4にこのチェックサム計算チェック部10のブロック図を示す。タイミング生成部15から図2(m)のアクト信号CT6と同様のアクト信号が入力されると、チェックサム計算チェック部10内のヘッダ保持レジスタ31は、クロックの立ち上がりでシフトレジスタ16からの転送データDinを保持する。これにより、ヘッダH6が保持される。

【0028】チェックサム計算部32は、タイミング生成部15から図2(r)のようなチェックサムアクト信号CATを受信すると、ヘッダH6中のチェックサム値を除くヘッダH0~H8のチェックサムを計算する。比較回路33は、プロトコルアクト信号PTが「1」のとき、ヘッダ保持レジスタ31に保持されたヘッダH6中のチェックサム値をチェックサム計算部32で計算されたチェックサム値と比較する。そして、比較回路33は、比較結果信号として、これらが一致する場合は「0」を出力し、不一致の場合は「1」を出力する。

【0029】一方、ルーティングテーブル検索部11は、IP送信先アドレスと装置内ポート番号との対応テーブルを検索することにより、IP送信先アドレスに対応する転送先情報を出力する。図5にルーティングテーブル検索部11のブロック図を示す。ルーティングテーブル34には、受信フレームの転送先を示すIP送信先アドレスと、そのフレームをゲートウェイ置内のどのポートに出力するかを示すポート番号等を含む転送先情報とが対応付けられて格納されている。

【0030】タイミング生成部15から図2(n)のアクト信号CT7と同様のアクト信号、図2(o)のアクト信号CT8と同様のアクト信号が入力されると、ヘッダ保持レジスタ35は、クロックの立ち上がりでシフトレジスタ16からの転送データDinを保持する。これにより、ヘッダH7、H8が保持される。

【0031】つまり、テーブル検索シーケンサ36は、タイミング生成部15から図2(s)のようなルーティングテーブル検索アクト信号RAT及びプロトコルアクト信号PTを受信すると、ヘッダ保持レジスタ35に保持されたIP送信先アドレスに基づいてルーティングテーブル34を検索し、IP送信先アドレスに対応する転送先情報を読み出す。このとき、送信先アドレスがルーティングテーブル34に登録されていない場合は、その値が「1」のテーブルエラー信号をOR回路12に出力

する。

【0032】次に、OR回路12は、ヘッダチェック部7からの比較結果信号と、チェックサム計算チェック部10からの比較結果信号と、ルーティングテーブル検索部11からのテーブルエラー信号の論理和をとる。ヘッダチェック部7の比較結果信号はヘッダが正当な値でないときに「1」となり、チェックサム計算チェック部10の比較結果信号はチェックサムの計算値がヘッダ中のチェックサム値と等しくないときに「1」となり、ルーティングテーブル検索部11のテーブルエラー信号はIP送信先アドレスがルーティングテーブルに登録されていないときに「1」となる。

【0033】したがって、受信フレームのヘッダに何らかのエラーがあるときにOR回路12の出力であるヘッダエラー信号HEは「1」となる。このヘッダエラー信号HEが「1」になると、転送制御手段は、プロトコルエラー信号PEと同様に受信フレームの廃棄処理を行う。

【0034】一方、ルーティングテーブル検索部11から図2(u)のような転送先情報Dが出力された場合、この転送先情報Dは、受信フレームのヘッダに付け足されるか、あるいはこの受信フレームが格納されるアドレスに一意に対応するアドレスに格納されることで、メモリ17に格納される。最後に、タイミング生成部15は、プロトコル処理が終了したことを示す図2(t)のようなプロトコル処理終了信号ENを出力する。プロトコル処理終了信号ENを受信すると、転送制御手段はプロトコル処理が終了したことを認識し、次の処理へ移行する。

【0035】以上のように本実施の形態では、各構成をハードウェアで構成したことにより、ヘッダの比較を1クロックで行うことができ、転送先情報を求めるルーティング処理を短時間で処理することができる。

【0036】実施の形態の2。図6は本発明の他の実施の形態を示すゲートウェイ装置のプロトコル処理装置のブロック図、図7はこのプロトコル処理装置の動作を説明するためのタイミングチャート図である。図6において、図1と同一の構成には同一の符号を付してある。また図7において、図2と同一又は同様の信号には同一の符号((a)、(b)...)を付してある。なお、特に説明しない場合は同一の信号である。

【0037】プロトコル処理装置2a内のタイミング生成部15aは、図1のタイミング生成部15と同様にプロトコル識別部3に対して図7(e)、(g)、(i)のようなアクト信号T0、T1、T3を出力する。そして、プロトコル識別部3の動作は図1と全く同じである。次に、IPプロトコル処理部6a内のヘッダチェック部7a、チェックサム計算チェック部10a、ルーティングテーブル検索部11aは、プロトコル識別部3の終了(つまり、プロトコルアクト信号PTの出力)を待

つことなく、タイミング生成部 15 a からのアクト信号だけに従って図 1 と同様の処理を行う。

【0038】よって、ヘッダチェック部 7 a、チェックサム計算チェック部 10 a、ルーティングテーブル検索部 11 a の処理は、プロトコル識別部 3 の動作と並行して行われるので、実施の形態の 1 のように IP プロトコル処理部への入力データをシフトレジスタで 2 クロック分シフトさせる必要がなく、シフトレジスタを設ける必要がなくなる。

【0039】これにより、タイミング生成部 15 a から IP プロトコル処理部 6 a へ出力される図 7 (k) のアクト信号 CT 3、図示しないアクト信号 CT 4、CT 5、図 7 (m) のアクト信号 CT 6、図 7 (n) のアクト信号 CT 7、図 7 (o) のアクト信号 CT 8、図 7 (r) のチェックサムアクト信号 CAT、図 7 (s) のルーティングテーブル検索アクト信号 RAT も 2 クロック分のシフトの必要がなくなる。

【0040】プロトコルアクト信号 PT に関係なく処理を行う以外は、ヘッダチェック部 7 a、チェックサム計算チェック部 10 a、ルーティングテーブル検索部 11 a の動作は図 1 と同様である。次に、ゲート回路となる AND 回路 13 は、OR 回路 12 の出力信号とプロトコルアクト信号 PT の論理積をとる。よって、プロトコルアクト信号 PT が「1」であれば、OR 回路 12 の出力結果がそのまま出力され、「0」であれば、出力されないことになる。これにより、図 1 と同様のヘッダエラー信号 HE が AND 回路 13 から出力される。

【0041】最後に、タイミング生成部 15 a は、図 7 (t) のようなプロトコル処理終了信号 EN を出力する。こうして、実施の形態の 1 と同様のプロトコル処理が実現でき、プロトコル識別部 3、ヘッダチェック部 7 a、チェックサム計算チェック部 10 a、ルーティングテーブル検索部 11 a の処理を並行して行うので、プロトコル処理を実施の形態の 1 より更に高速化することができる。

【0042】実施の形態の 3. 図 8 は本発明の他の実施の形態を示すゲートウェイ装置のプロトコル処理装置のブロック図であり、図 1 と同一の構成には同一の符号を付してある。なお、本実施の形態では、各部のタイミングが実施の形態の 1 と同じなので、図 2 のタイミングチャート図を用いて説明する。

【0043】まず、プロトコル処理装置 2 b 内のプロトコル識別部 3、タイミング生成部 15、シフトレジスタ 16 の動作は図 1 と全く同じである。次に、IP プロトコル処理部 6 b は、プロトコルアクト信号 PT を受信すると、起動し IP プロトコル処理を実施する。

【0044】タイミング生成部 15 は、図 2 (k) のようなアクト信号 CT 3 を生成する。ヘッダチェック部 7 b 内のチェック部 9 b-1 は、プロトコルアクト信号 PT が「1」で、かつアクト信号 CT 3 が入力されたとき、

シフトレジスタ 16 からの転送データ（このタイミングでは、ヘッダ H 3）中の IP バージョンに相当する部分をその正当な値と比較する。そして、チェック部 9 b-1 は、比較結果信号として、これらが一致する場合は「0」を出力し、不一致の場合は「1」を出力する。

【0045】チェック部 9 b-2 は、プロトコルアクト信号 PT が「1」で、かつアクト信号 CT 3 が入力されたとき、シフトレジスタ 16 からの転送データ中のヘッダ長の部分をその正当な値と比較して、比較結果信号を同様に出力する。チェック部 9 b-3 は、プロトコルアクト信号 PT が「1」で、かつアクト信号 CT 3 が入力されたとき、シフトレジスタ 16 からの転送データ中のサービスタイプの部分をその正当な値と比較して、比較結果信号を出力する。

【0046】続いて、タイミング生成部 15 は、図示しないアクト信号 CT 4、CT 5、図 2 (m)、図 2

(n)、図 2 (o) に示すアクト信号 CT 6、CT 7、CT 8 をそれぞれヘッダ H 4～H 8 のタイミングで生成する。図示しないチェック部 9 b-4 は、プロトコルアクト信号 PT が「1」で、かつアクト信号 CT 4 が入力されたとき、シフトレジスタ 16 からの転送データ（このタイミングでは、ヘッダ H 4）中の全長の部分をその正当な値と比較して、比較結果信号を出力する。

【0047】図示しないチェック部 9 b-5 は、プロトコルアクト信号 PT が「1」で、かつアクト信号 CT 4 が入力されたとき、シフトレジスタ 16 からの転送データ中の識別番号の部分をその正当な値と比較して、比較結果信号を出力する。図示しないチェック部 9 b-6 は、プロトコルアクト信号 PT が「1」で、かつアクト信号 CT 5 が入力されたとき、シフトレジスタ 16 からの転送データ（このタイミングでは、ヘッダ H 5）中のフラグメントの部分をその正当な値と比較して、比較結果信号を出力する。

【0048】図示しないチェック部 9 b-7 は、プロトコルアクト信号 PT が「1」で、かつアクト信号 CT 5 が入力されたとき、シフトレジスタ 16 からの転送データ中の TTL の部分をその正当な値と比較して、比較結果信号を出力する。図示しないチェック部 9 b-8 は、プロトコルアクト信号 PT が「1」で、かつアクト信号 CT 5 が入力されたとき、シフトレジスタ 16 からの転送データ中のプロトコル番号の部分をその正当な値と比較して、比較結果信号を出力する。

【0049】図示しないチェック部 9 b-9 は、プロトコルアクト信号 PT が「1」で、かつアクト信号 CT 6 が入力されたとき、転送データ中のヘッダチェックサムの部分をその正当な値と比較して、比較結果信号を出力する。図示しないチェック部 9 b-10 は、プロトコルアクト信号 PT が「1」で、アクト信号 CT 6 が入力されたとき、シフトレジスタ 16 からの転送データ中の IP 送信元アドレスの部分をその正当な値と比較すると共

10

20

30

40

50

に、アクト信号CT7が入力されたとき、同じく転送データ中のIP送信元アドレスの部分とその正当な値と比較して、比較結果信号を出力する。

【0050】チェック部9b-10は、プロトコルアクト信号PTが「1」で、アクト信号CT7が入力されたとき、シフトレジスタ16からの転送データ中のIP送信先アドレスの部分とその正当な値と比較すると共に、アクト信号CT8が入力されたとき、同じく転送データ中のIP送信先アドレスの部分とその正当な値と比較して、比較結果信号を出力する。

【0051】チェックサム計算チェック部10、ルーティングテーブル検索部11の動作は図1と全く同じである。次に、フリップフロップ14は、ヘッダチェック部7bからの比較結果信号、チェックサム計算チェック部10からの比較結果信号、ルーティングテーブル検索部11からのテーブルエラー信号をタイミング生成部15から出力された図2(t)のプロトコル処理終了信号ENのタイミングでそれぞれ保持する。

【0052】そして、OR回路12aは、これらの信号の論理和をとる。これにより、図1と同様のヘッダエラー信号HEがOR回路12aから出力される。こうして、実施の形態の1と同様のプロトコル処理が実現でき、ヘッダチェック部7b内にヘッダ保持レジスタを設ける必要がなくなるので、ハードウェア量を削減することができる。

【0053】実施の形態の4、図9は本発明の他の実施の形態を示すゲートウェイ装置のプロトコル処理装置のブロック図、図10はこのプロトコル処理装置の動作を説明するためのタイミングチャート図である。図9において、図1、図6、図8と同一の構成には同一の符号を付してある。また図10において、図7と同一の信号には同一の符号(a)、(b)・・・を付してある。

【0054】プロトコル処理装置2c内のタイミング生成部15bは、後述する図10(w)のアクト信号を生成する以外は図6のタイミング生成部15aと同様である。プロトコル識別部3a内の比較回路5aは、図10(c)に示すインタフェース部1からの転送データを予め決められた値と常時比較する。この値には、ヘッダH0の物理層送信先アドレス用に予め決められた値と、ヘッダH1の同じくアドレス用の値と、ヘッダH3のプロトコル識別子用に予め決められた値がある。

【0055】そして、比較回路5aは、これら3種の比較結果がそれぞれ一致すると、比較結果信号として

「0」を出力し、不一致の場合は「1」を出力する。続いて、フリップフロップ19は、比較回路5aから出力される3つの比較結果信号を図10(e)のアクト信号T0、図10(g)のアクト信号T1、図10(i)のアクト信号T3のタイミングでそれぞれ保持する。

【0056】OR回路20は、フリップフロップ19の出力信号の論理和をとる。そして、フリップフロップ2

1は、タイミング生成部15bから出力される図10

(w)のアクト信号のタイミングでOR回路20の出力信号を保持する。ここで、ゲートウェイ装置が処理対象とするプロトコルのフレームを受信すると、OR回路20の出力は「0」となり、処理対象としていないプロトコルのフレームを受信すると、OR回路20の出力は「1」となる。

【0057】したがって、フリップフロップ21の正出力からは実施の形態の1〜3と同様のプロトコルエラー信号PEが出力されることになり、その反転出力からはプロトコルアクト信号PTが出力されることになる。次に、IPプロトコル処理部6cのヘッダチェック部7c(チェック部9c-1〜9c-11)の動作は、プロトコルアクト信号PTに関係なく処理を行う以外は図8のヘッダチェック部7bと同じである。

【0058】また、チェックサム計算チェック部10a、ルーティングテーブル検索部11aの動作は図6と同じであり、フリップフロップ14、OR回路12aの動作は図8と同じであり、AND回路13の動作は図6と同じである。こうして、実施の形態の2と同様にプロトコル識別部3a、ヘッダチェック部7c、チェックサム計算チェック部10a、ルーティングテーブル検索部11aの処理を並行して行うことができる。さらに、プロトコル識別部3a内にヘッダ保持レジスタを設ける必要がなくなるので、ハードウェア量を削減することができる(フリップフロップ19、21は1ビットの保持用なので、32ビットを保持するヘッダ保持レジスタに比べると、ハードウェア量は少なくて済む)。

【0059】なお、以上の実施の形態では、ゲートウェイ装置がIPプロトコルのフレームのみを処理対象としている場合について説明したが、実際のゲートウェイ装置では複数のプロトコルを処理対象としている。そこで、このような場合には、複数のプロトコル処理部を設け、各プロトコルに応じた識別をプロトコル識別部で行って、各プロトコル用のプロトコルアクト信号を対応するプロトコル処理部へ出力することにより、複数のプロトコルに応じた処理を行うことができる。

【0060】

【発明の効果】本発明によれば、請求項1に記載のように、プロトコル識別部とプロトコル処理部を設けることにより、ゲートウェイ装置のプロトコル処理を並列化することができ、かつハードウェアで処理することができるので、プロトコル処理の処理時間を大幅に短縮することができる。その結果、ゲートウェイ装置の処理の高速化に大いに寄与することができる。

【0061】また、請求項2に記載のように、プロトコル処理部がプロトコル識別部からのプロトコルアクト信号を待つことなく処理を開始することにより、プロトコル識別部とプロトコル処理部を並行して動作させることができるので、処理時間をさらに短縮することができ

る。

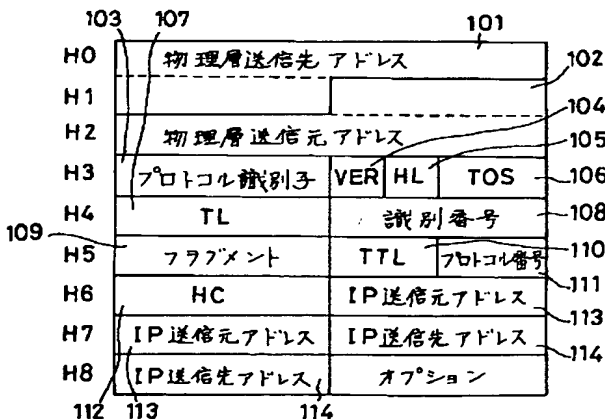
【0062】また、請求項3に記載のように、プロトコル識別部をヘッダ保持レジスタと比較回路とから構成することにより、プロトコル識別部を容易に実現することができる。また、請求項4に記載のように、プロトコル識別部を比較回路とフリップフロップ回路とから構成することにより、ヘッダ保持レジスタを設ける必要がなくなり、ハードウェア量を低減することができる。

【0063】また、請求項5に記載のように、プロトコル処理部をヘッダチェック部、チェックサム計算チェック部及びルーティングテーブル検索部から構成することにより、プロトコル処理部を容易に実現することができる。また、請求項6に記載のように、プロトコル処理部をヘッダチェック部、チェックサム計算チェック部、ルーティングテーブル検索部及びフリップフロップ回路から構成することにより、ヘッダチェック部内にヘッダ保持レジスタを設ける必要がなくなり、ハードウェア量を低減することができる。

【0064】また、請求項7に記載のように、プロトコル処理部をヘッダチェック部、チェックサム計算チェック部、ルーティングテーブル検索部及びゲート回路から構成することにより、プロトコル識別部と並行して動作するプロトコル処理部を容易に実現することができる。また、請求項8に記載のように、プロトコル処理部をヘッダチェック部、チェックサム計算チェック部、ルーティングテーブル検索部、フリップフロップ回路及びゲート回路から構成することにより、プロトコル識別部と並行して動作するプロトコル処理部を容易に実現することができる。また、ヘッダチェック部内にヘッダ保持レジスタを設ける必要がなくなるので、ハードウェア量を低減することができる。

【図面の簡単な説明】

【図3】



【図1】 本発明の第1の実施の形態を示すゲートウェイ装置におけるプロトコル処理装置のブロック図である。

【図2】 図1のプロトコル処理装置の動作を説明するためのタイミングチャート図である。

【図3】 IPフレームフォーマットを示す図である。

【図4】 チェックサム計算チェック部のブロック図である。

【図5】 ルーティングテーブル検索部のブロック図を示す。

【図6】 本発明の他の実施の形態を示すゲートウェイ装置のプロトコル処理装置のブロック図である。

【図7】 図6のプロトコル処理装置の動作を説明するためのタイミングチャート図である。

【図8】 本発明の他の実施の形態を示すゲートウェイ装置のプロトコル処理装置のブロック図である。

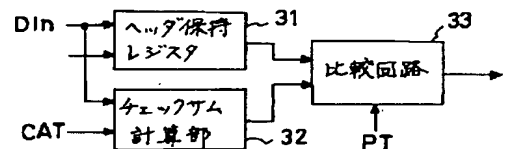
【図9】 本発明の他の実施の形態を示すゲートウェイ装置のプロトコル処理装置のブロック図である。

【図10】 図9のプロトコル処理装置の動作を説明するためのタイミングチャート図である。

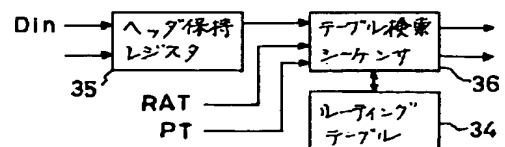
【符号の説明】

2、2a～2c…プロトコル処理装置、3、3a…プロトコル識別部、4-1～4-3、8-1、8-6…ヘッダ保持レジスタ、5、5a…比較回路、6、6a～6c…IPプロトコル処理部、7、7a～7c…ヘッダチェック部、9-1～9-3、9-11、9a-1～9a-3、9a-11、9b-1～9b-3、9b-11、9c-1～9c-3、9c-11…チェック部、10…チェックサム計算チェック部、11…ルーティングテーブル検索部、13…AND回路、14…フリップフロップ、21…フリップフロップ。

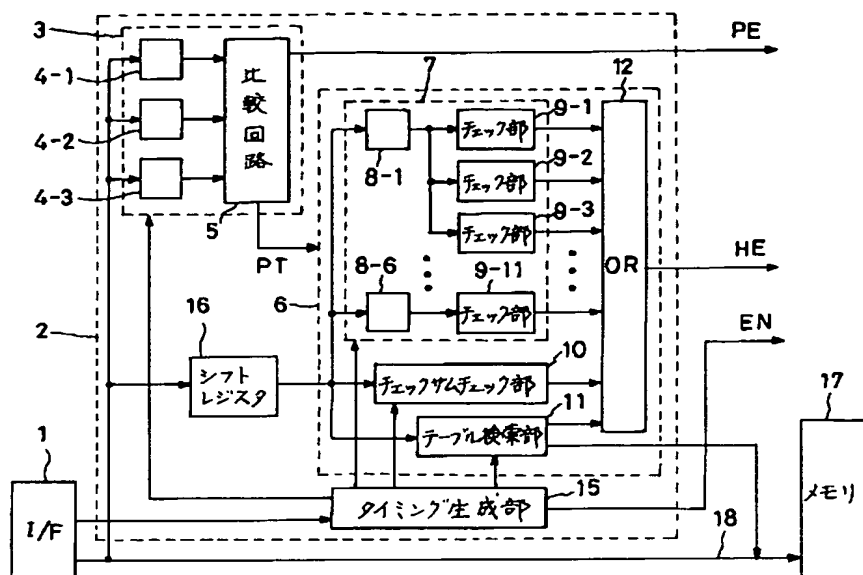
【図4】



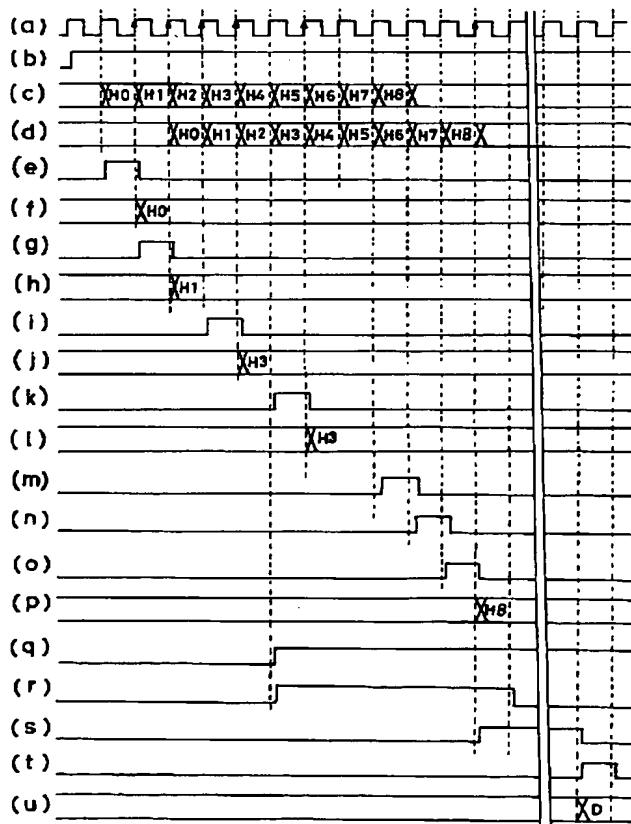
【図5】



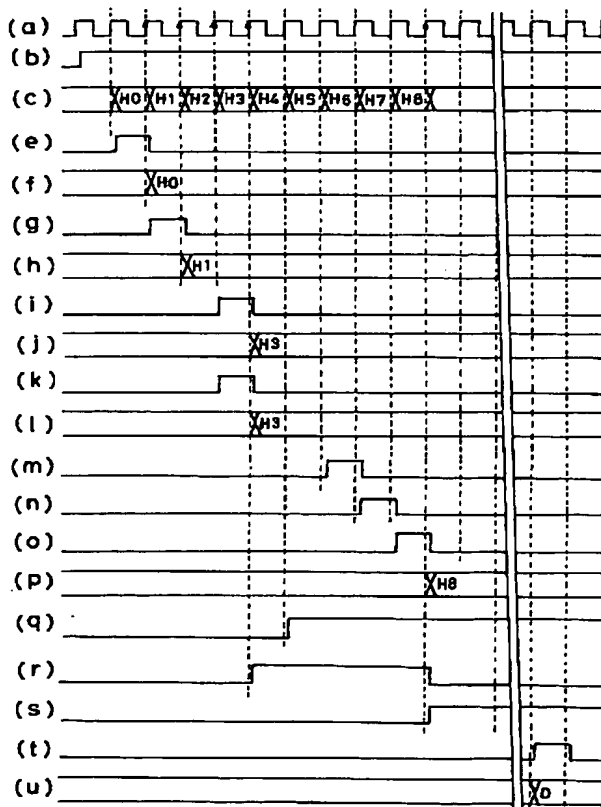
【圖 1】



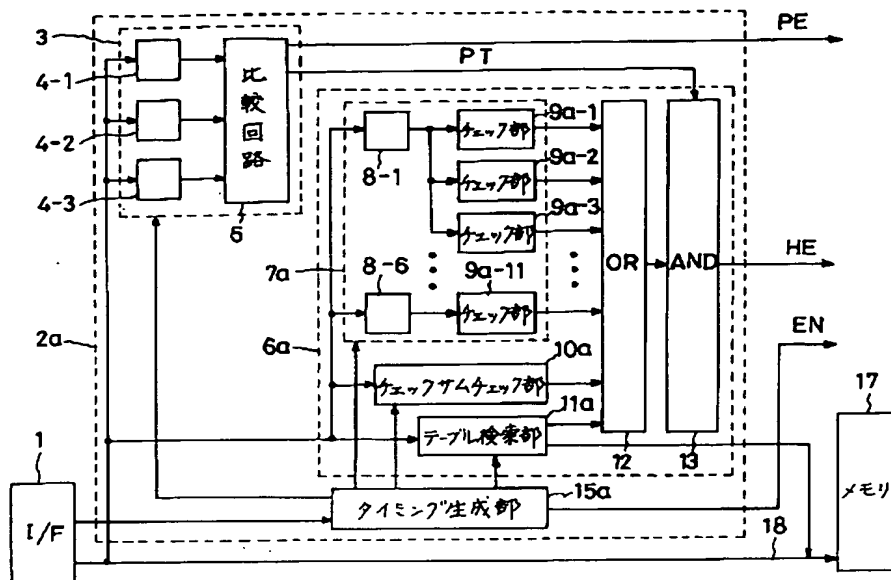
【図 2】



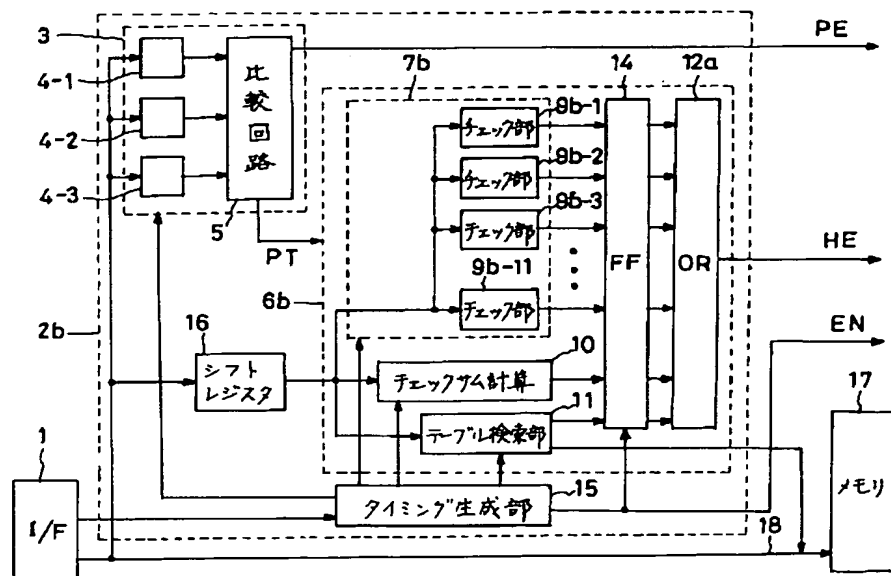
【図 7】



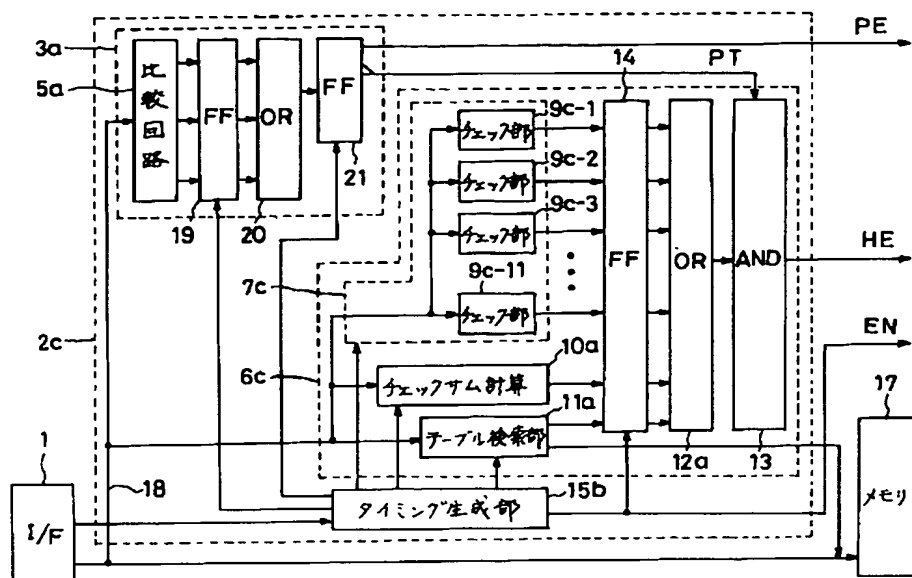
【図6】



【図8】



【図9】



【図10】

